

УДК 681.325.5

О.Д. АЗАРОВ, О.І. ЧЕРНЯК

Вінницький національний технічний університет, Вінниця

СТРУКТУРНА ОРГАНІЗАЦІЯ ПОБІТОВОГО ДОДАВАННЯ І ВІДНІМАННЯ КОДІВ ЗОЛОТОЇ 1-ПРОПОРЦІЇ ІЗ ВРАХУВАННЯМ ЗНАКІВ

Анотація. Описані структурна організація та робота пристрою конвейерного побітового додавання і віднімання довільних форм прямих кодів золотої 1-пропорції із врахуванням їх знаків. Пристрій має зменшені витрати обладнання.

Ключові слова: код золотої пропорції, побітове віднімання, побітове додавання, послідовний код.

Аннотация. Описаны структурная организация и работа устройства конвейерного побитового сложения и вычитания произвольных форм прямых кодов золотой 1-пропорции с учетом их знаков. Устройство имеет уменьшенные затраты оборудования.

Ключевые слова: код золотой пропорции, побитовое вычитание, побитовое сложение, последовательный код.

Abstract. The structural organization and operating of bit-serial pipe-line adding and subtraction device for golden 1-ratio ones complement codes in any forms with signs are described. The device have less hardware.

Keywords: code golden ratio, bitwise subtraction, bitwise addition, the serial code.

Актуальність

Коди золотої 1-пропорції забезпечують побітове виконання усіх арифметичних операцій з найменшою довжиною перенесення, що дозволяє зменшити витрати обладнання при побудові пристроїв. При побітовій обробці найчастіше виконуються додавання і віднімання над кодами зі знаками. Тому актуальною є розробка структурної організації побітового додавання і віднімання кодів золотої 1-пропорції із врахуванням знаків.

Аналіз останніх досліджень

Алгоритмічні основи побітової обробки кодів золотої 1-пропорції описано у [1]. Пристрій побітового додавання кодів золотої 1-пропорції описано у [2], а у [3] – пристрій побітового віднімання цих кодів. Дані пристрої призначені для побітового додавання і віднімання додатних кодів. Як описано у [4], побітове виконання арифметичних операцій починаючи зі старших розрядів повинно виконуватись над прямими послідовними кодами зі знаками. При такій обробці знак послідовного коду розташований одразу після старшої одиниці, що досягається шляхом обміну місцями знаку і старшої одиниці.

Постановка задач

Метою статті є опис результатів, отриманих у процесі розробки пристрою побітового додавання і віднімання прямих кодів золотої 1-пропорції. На вхід пристрою поступають послідовні коди золотої 1-пропорції зі знаками. Пристрій повинен визначати, видаляти з кодів і запам'ятовувати знаки операндів. Необхідно також розташувати у потрібному місці старші одиниці операндів. В залежності від знаків операндів і сигналу операції, пристрій повинен встановлювати істинну операцію: додавання або віднімання. Крім того, пристрій повинен формувати прямий код результату і вставляти в нього знак після старшої одиниці. Таким чином, при розробці пристрою побітового додавання і віднімання кодів золотої 1-пропорції із врахуванням знаків постає задача розробки побітового пристрою, що виконує такі функції:

- визначення, видалення з кодів і запам'ятовування знаків операндів;
- встановлення істинної операції;
- виконання побітового додавання або віднімання кодів золотої 1-пропорції;
- формування коду результату зі знаком;

Пристрій побітового додавання і віднімання із врахуванням знаків

Побітове додавання і віднімання кодів золотої 1-пропорції із врахуванням знаків має певні особливості. На входи пристрою, починаючи зі старших розрядів, надходять послідовні коди операндів X та Y , а на виході, починаючи зі старших розрядів, формується послідовний код результату Z . При цьому на кожному такті використовується код проміжного результату S_i , що являє собою частину розрядів, через які можливе розповсюдження перенесення у наступному такті виконання операції. Для врахування знаку проміжного коду використовується сигнал Z_x , одиничне значення якого вказує, що знак проміжного результату співпадає із знаком операнду X .

Обробка знаків операндів починається з надходження старших одиниць на кожному з входів X та Y . Наступними надходять знаки операндів, які разом із сигналом операції використовуються для встановлення операції і запам'ятовуються. Сигнал операції разом з черговими розрядами операндів X_i , Y_i та сигналом Z_x формують чергову суму розрядів, що може мати значення 0, -1, 1 або 2. Чергова сума розрядів додається до попереднього проміжного результату S_{i-1} та формує попереднє значення чергового проміжного результату, над яким виконується повна згортка. При цьому формується черговий проміжний результат S_i та значення розряду результату z_i , як логічне АБО старшого розряду S_{i-1} та перенесення від згортки. Це значення затримується на один такт. У випадку побітового віднімання для запобігання обнуління проміжного результату додатково виконується розгортка отриманого на попередньому такті

значення розряду результату z_{i-1} у старші розряди S_i . При надходженні знаку лише одного операнду до надходження знаку другого операнду примусово встановлюється операція віднімання. Це призводить до розгортки чергового розряду результату і запобігає обнулінню проміжного результату. Розгортка забороняється протягом чотирьох тактів після надходження сигналу початку чергового коду операнду. З урахуванням розгортки формується остаточне значення чергового розряду результату Z_i .

Структурна організація пристрою побітового додавання і віднімання із врахуванням знаків подана на рис. 1. Пристрій має вхід Оп управління операцією; входи x та y , на які поступають чергові розряди операндів; вхід С тактування, вхід СЧ сигналу початку числа; вхід ПВ початкового встановлення та вихід z чергового розряду результату. Крім того, пристрій містить блок аналізу знаків (БАЗ) для аналізу, запам'ятовування та видалення знаків операндів; блок стробування (БС) для вироблення сигналів скидання тригерів та заборони розгортки; блок операції (БО) для вироблення сигналу операції; блок обробки розрядів (БОР) для виконання операції над черговими розрядами операндів та блок формування сигналів (БФС) для формування проміжного коду та сигналу Zx .

Також даний пристрій містить регістр $Rg1$ для зберігання двох молодших розрядів проміжного коду; регістр $Rg2$ для зберігання трьох старших розрядів даного коду і попереднього значення чергового розряду результату; тригер для зберігання ознаки Zx ($T3x$); блок розгортки (БР) для розгортки старшого розряду результату коду та блок формування результату (БФР) для вставляння знаку у код результату.

Пристрій працює у такий спосіб. Перед початком роботи на пристрій подається нульовий сигнал ПВ, що поступає на БС. БС формує нульовий сигнал скидання R , що поступає на R -входи всіх тригерів і скидає їх у нульовий стан. Тактові імпульси поступають на вхід С пристрою, а з нього на тактові входи всіх тригерів. На входи x та y пристрою поступають коди операндів, а на вхід Оп поступає сигнал операції (0 – додавання, 1 – віднімання). Чергові розряди операндів із входів x та y пристрою поступають на входи iX та iY БАЗ. БАЗ видаляє знаки з кодів операндів, запам'ятовує їх та виробляє одиничне чи нульове значення сигналу примусової розгортки P . Якщо першим надходить знак X , то БАЗ видає нульовий

сигнал \overline{Sx} , який встановлює $T3x$, в одиничний стан. Це означає, що на даний момент знак проміжного результату S_i дорівнює знаку операнду X . Після видалення і аналізу знаків операндів на кожному такті пристрій реалізує операції додавання або віднімання у два етапи. Для цього використовується ознака Zx . На першому етапі в залежності від операції, ознаки Zx та знаків операндів виконується віднімання або додавання їх чергових розрядів. Результатом такої операції може бути -1, 0, 1 чи 2. На другому етапі цей результат в залежності від його знаку віднімається або додається до проміжного коду. Перший етап операції виконує блок обробки розрядів. На кожному такті з виходів oX та oY БАЗ чергові розряди операндів поступають на входи X та Y БОР. З виходів Zx та Zy БАЗ знаки операндів поступають на входи Zx та Zy БО, на вхід Оп якого поступає сигнал операції. БО встановлює необхідну операцію. Сигнал операції з виходу БО поступає на входи Оп БОР та БР. БОР в залежності від операції, ознаки Zx та значень чергових розрядів операндів формує результат обробки розрядів: 0, -1, 1 чи 2. Слід відзначити, що ознака Zx враховується лише при відніманні і впливає на знак одиничного результату. Результат обробки розрядів з БОР поступає на БФС. Крім того, на БФС поступає з $Rg1$ і $Rg2$ попередній проміжний код, а з $T3x$ – ознака Zx . БФС формує новий проміжний код, ознаку Zx та попереднє значення чергового розряду результату. Черговий проміжний код та попереднє значення чергового розряду результату поступають на регістри $Rg1$ і $Rg2$ для запам'ятовування і використання на наступному такті. Чергова ознака Zx поступає для запам'ятовування на тригер $T3x$. На наступному такті два старші розряди проміжного коду та попереднє значення чергового розряду результату поступають на входи БР, на інші входи якого поступають сигнал операції Оп та сигнал дозволу розгортки P . Якщо встановлена операція віднімання і дозволена розгортка, то при виконанні умови БР розгортає одиничне попереднє значення розряду результату у старші розряди проміжного коду. З виходів БР старші розряди чергового проміжного коду поступають на відповідні входи БФС. Крім того, на виході БР формується черговий розряд результату, що поступає на вхід Z БФР. На інші входи БФР поступають ознака Zx та знаки операндів. БФР вставляє знак перед старшою одиницею коду результату. Після обробки останніх розрядів операндів на вхід пристрою протягом чотирьох тактів встановлюється нульове значення сигналу СЧ, що поступає на вхід БС. БС формує сигнал скидання R усіх тригерів крім тригерів $Rg2$, в яких знаходяться старші розряди чергового проміжного коду. Протягом наступних чотирьох тактів ці розряди "виштовхуються" з $Rg2$. Крім того, БС протягом чотирьох тактів формує нульове значення сигналу P , що блокує розгортку попереднього значення чергового розряду результату. Блок формування сигналів БФС формує черговий проміжний код, попереднє значення чергового розряду результату та ознаку Zx . На рис. 2 представлені часові діаграми роботи пристрою побітового додавання і віднімання із врахуванням знаків, отримані шляхом моделювання у середовищі Active HDL. Діаграми підтверджують правильність роботи пристрою. Пристрій містить 196 логічних елементів з базового набору I, АБО, НЕ, І-НЕ, АБО-НЕ.

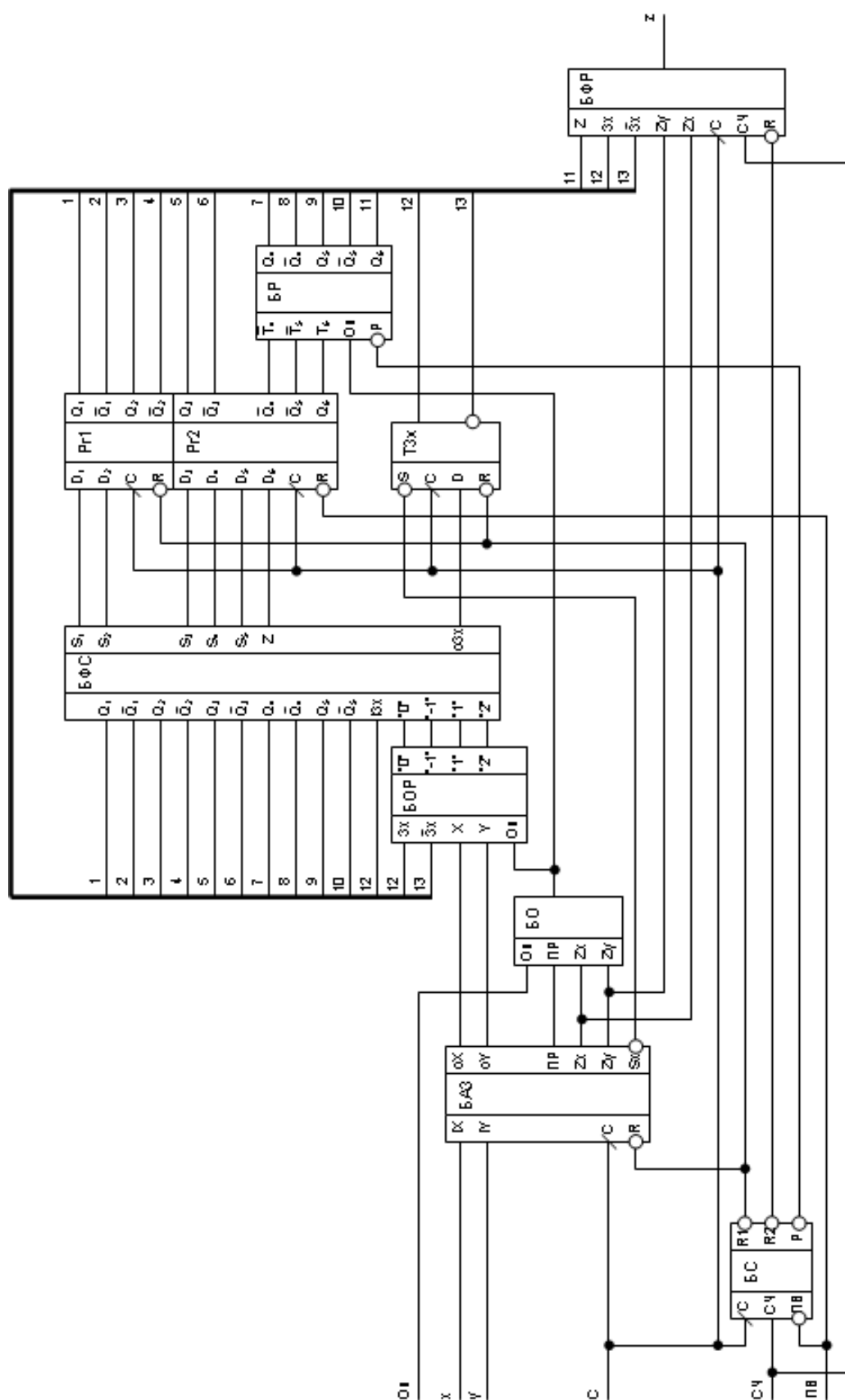


Рисунок 1 – Структурна організація пристрою побітового додавання і віднімання із врахуванням знаків

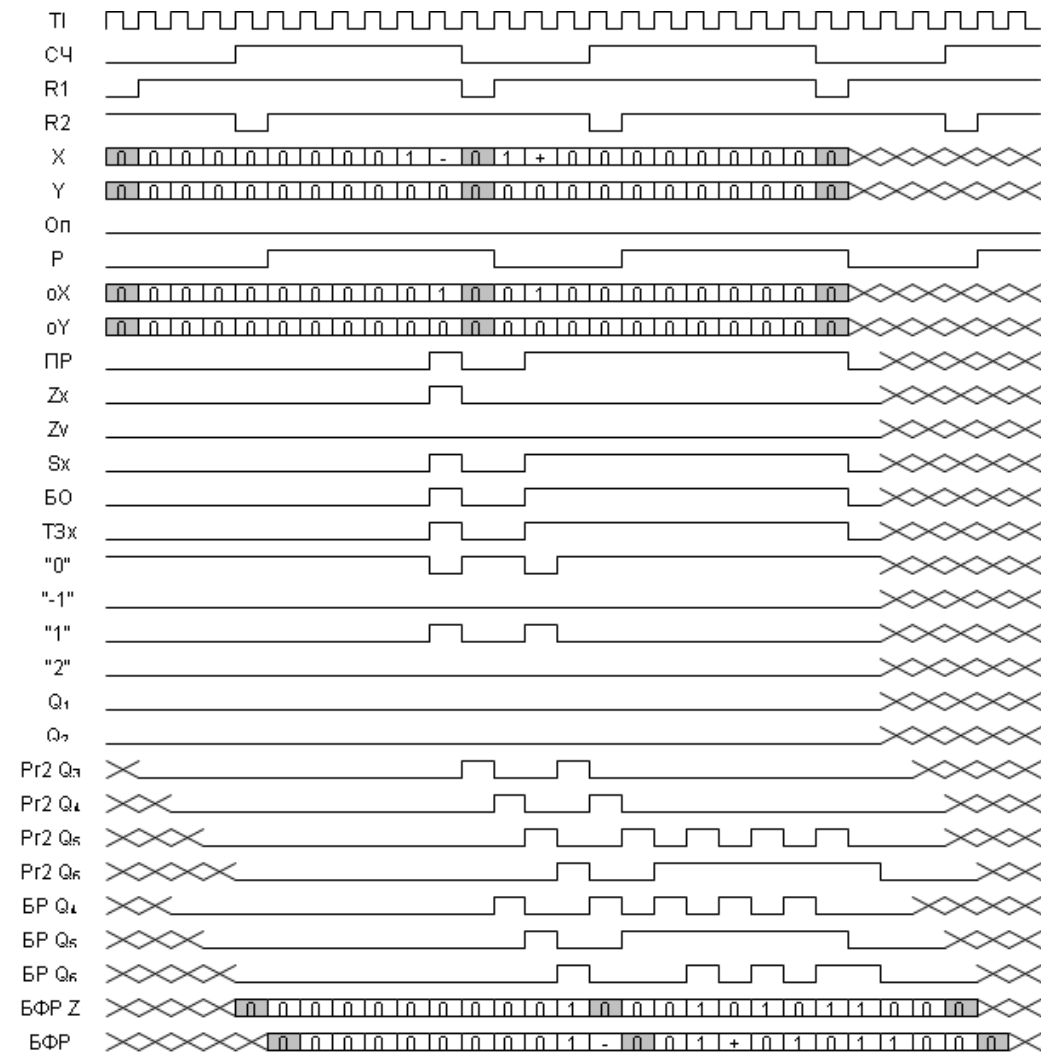


Рисунок 2 – Часові діаграми роботи пристрою побітового додавання і віднімання із врахуванням знаків

Висновки

1. Вперше розроблена структурна організація пристрою побітового додавання і віднімання прямих послідовних кодів золотої пропорції із врахуванням знаків.
2. Розроблена схема промодельована у середовищі Active HDL. Результати моделювання підтвердили працездатність пристрою.

Список літератури

1. Алгоритми побітової обробки кодів золотої пропорції / Азаров О. Д., Черняк О. І. // Інформаційні технології та комп'ютерна інженерія. – Вінниця : ВНТУ. – 2006. – №2(6). С. 28–43.
 2. Схемотехнічні основи побітового додавання кодів золотої пропорції / Азаров О. Д., Черняк О. І. // Інформаційні технології та комп'ютерна інженерія. – Вінниця : ВНТУ. – 2007. – №1. – С. 9-17.
 3. Схемотехнічні основи побітового віднімання кодів золотої пропорції / Азаров О. Д., Черняк О. І. // Вісник ВПІ. – Вінниця : ВНТУ. – 2008. – №2. – С. 56-60.
 4. Азаров А. Д., Черняк А. И. Полнофункциональная побитовая обработка результатов аналого-цифрового преобразования // Тези доповідей Третьої Міжнародної науково-практичної конференції "Методи та засоби кодування, захисту й ущільнення інформації", Вінниця, 20-22 квітня 2011р. С.208-209.
- Стаття надійшла: 15.11.2011.

Відомості про авторів

Азаров Олексій Дмитрович – завідувач кафедри обчислювальної техніки, Вінницький національний технічний університет, Хмельницьке шосе, 95, м. Вінниця, 21021, тел. 58-02-25.

Черняк Олександр Іванович – старший викладач кафедри обчислювальної техніки, Вінницький національний технічний університет, Хмельницьке шосе, 95, м. Вінниця, 21021.